

Combinatorial Circuits

8 x 8	K	Luts	Slices	Delay ns	Areaxdelay
Non-Rest	1	96	68	13,3	0,90
Arch1, radix 4	2	279	182	13,2	2,40
Arch2, radix 4	2	204	128	13,4	1,72
Arch1, radix 16	4	844	548	11,2	6,14
Arch2, radix 16	4	475	284	11,3	3,21

16 x 16	K	Luts	Slices	Delay ns	Areaxdelay	speed up
Non-Rest	1	320	191	31,0	5,92	1,00
Arch1, radix 4	2	1060	620	26,6	16,49	1,17
Arch2, radix 4	2	712	417	28,4	11,84	1,09
Arch1, radix 16	4	3240	1783	20,0	35,66	1,55
Arch2, radix 16	4	1620	905	20,8	18,82	1,49

32 x 32	K	Luts	Slices	Delay ns	Areaxdelay	speed up	throughput
Non-Rest	1	1152	687	85,0	58,40	1,00	11,76
Arch1, radix 4	2	4172	2275	62,5	142,19	1,36	16,00
Arch2, radix 4	2	2704	1713	64,2	109,97	1,32	15,58
Arch1, radix 16	4	10629	5511	50,1	276,10	1,70	19,96
Arch2, radix 16	4	5349	2861	49,8	142,48	1,71	20,08